



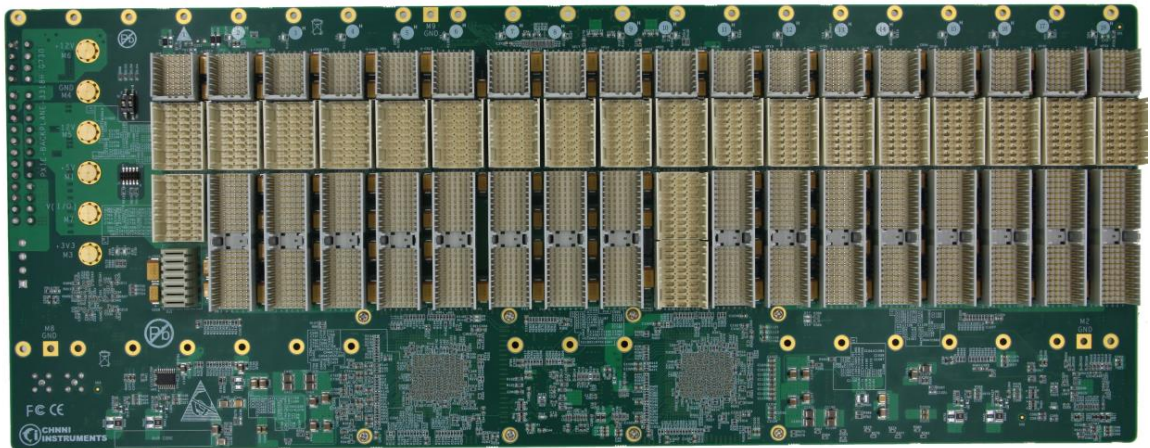
PXIe-3318-H

高性能全混插 PXIe 背板

18 槽位 3U 高度 PXIe 背板

16 个混合槽位

用户手册



版本号： Q7-30-00

修订日期： 2020-01-05

国控精仪（北京）科技有限公司

2020 年 版权所有

本软件文档及相关套件均属国控精仪（北京）科技有限公司所有，包含专利信息，其知识产权受国家法律保护，除非本公司书面授权许可，其他公司、组织不得非法使用和拷贝。

为提高产品的性能、可靠性，本文档中的信息如有完善或修改，恕不另行通知，客户可从公司网站下载或致电我们通过电子邮件索取，制造商无需作成承诺和承担责任。客户使用产品和软件文档进行设备调试和生产时，应进行可靠性、功能性等全面测试，方可进行整体设备的运行或交付。

我们提供 7*24 电话技术支持服务，及时解答客户问题。

如何从国控精仪获得技术服务

我们将为客户提供满意全面的技术服务。

请您通过以下信息联系我们。

国控精仪公司信息

网址: 英文 www.chnni.com 中文 www.chnni.cn
 销售服务: sales@chnni.com
 电话: 400 9936 400 或 010-62936646
 传真: 010-62938482
 地址: 北京市海淀区安宁庄东路 18 号 9 号楼

请将您下列的信息通过邮件或传真发送给我们

公司信息		
公司/组织		
地址		
E-mail 地址		
联系人		
电话		
传真		
产品信息		
产品型号		
工作环境	操作系统:	CPU:
	主板:	Bios:
	芯片组:	软件:
产品问题详细描述:		

目录

1	概述.....	- 1 -
1.1	产品特性.....	- 1 -
1.2	产品应用.....	- 1 -
1.3	产品详细指标.....	- 1 -
1.3.1	通讯芯片选择.....	- 1 -
1.3.2	背板设计规范:	- 2 -
1.3.3	背板槽位拓扑图.....	- 2 -
1.3.4	产品 PCB 工艺特点	- 2 -
1.3.5	系统稳定时间.....	- 3 -
1.3.6	物理特征.....	- 3 -
1.3.7	产品功耗 (典型值).....	- 3 -
1.3.8	工作环境.....	- 3 -
1.3.9	存储环境.....	- 4 -
1.4	软件支持.....	- 4 -
2	设备安装.....	- 5 -
2.1	产品开箱.....	- 5 -
2.2	背板正视图.....	- 5 -
2.3	背板后视图.....	- 6 -
2.4	背板尺寸图.....	- 6 -
3	槽位定义连接说明.....	- 7 -
3.1	系统槽位定义说明 (背板第 1 槽位)	- 7 -
3.2	系统时钟槽位定义(背板第 10 号槽位)	- 8 -
3.3	背板混合槽位定义: (背板第 2-9、11-18 槽)	- 10 -
4	产品注意事项、保修.....	- 11 -

图目录

图 1-1	背板各槽位拓扑关系示意图	- 2 -
图 2-1	PXIe3318 背板正视图	- 5 -
图 2-2	PXIe3318H 背板后视图	- 6 -
图 2-3	背板尺寸图	- 6 -
图 3-1	背板系统槽位示意图	- 7 -
图 3-2	背板时钟槽位示意图	- 8 -
图 3-3	背板混合槽位示意图	- 10 -

表目录

表 3-1	系统槽位针脚定义	- 8 -
表 3-2	背板时钟槽位针脚定义	- 9 -
表 3-3	背板混合槽位针脚定义	- 10 -

1 概述

PXIe-3318-H 是一款标准 3U PXIe 背板，共有 18 个槽位。该系列产品高性能、高可靠性、高性价比，可广泛应用于实时信号处理、通讯连接、精密设备、过程控制等项目。

1.1 产品特性

PXIe-3318-H 标准 3U 高度 高性能 18 槽位 PXIe 背板。

- ◆ 支持 PXIe x1、PXIe x4、PXIe x8 功能卡；
- ◆ 一个主控板槽位，支持一组 PXIe x8 和一组 PXIe x16；
- ◆ 支持 PXI 混合槽位板卡，共 16 个混合槽位；
- ◆ 一个时钟槽位，也可以使用标准 PXIe 功能卡
- ◆ 支持外部时钟、本地背板时钟、专用时钟卡时钟；
- ◆ 支持外部 10MHz 参考时钟输入和 10MHz 参考时钟输出；
- ◆ 支持 ATX 电源、AT 电源、智能软关机；
- ◆ 支持智能温控模式风扇

1.2 产品应用

- ◆ 设备通讯
- ◆ 电缆测试
- ◆ 信号传输
- ◆ 实验室测量
- ◆ 精密设备配套
- ◆ 过程控制

1.3 产品详细指标

1.3.1 通讯芯片选择

- ◆ PCIe 桥片：

- ◇ PEX8796 或类似芯片
- ◆ PCI 桥片:
 - ◇ PI7C9X 或类似芯片
- ◆ 时序控制芯片:
 - ◇ EP3C5F256 或类似芯片

1.3.2 背板设计规范:

- ◆ 符合 PICMG2.0R3.0 核心规范
- ◆ 符合 PXI Specification Rev.2.2 规范
- ◆ 符合 PICMG EXP.0R1.0 规范
- ◆ 符合 PXIExpress Hardware 规范

1.3.3 背板槽位拓扑图

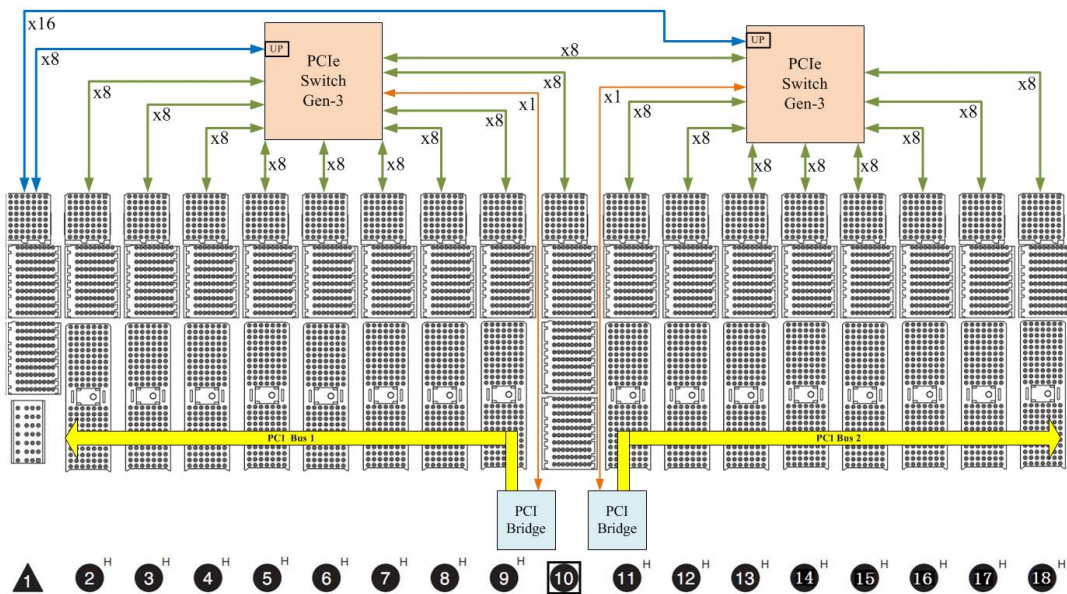


图 1-1 背板各槽位拓扑关系示意图

1.3.4 产品 PCB 工艺特点

- ◆ PCB 制作特殊工艺: 压接孔, 沉厚金
- ◆ 板厚: 3.2
- ◆ PCB 层数: 22 层

- ◆ PCB 材质：FR4 板材

1.3.5 系统稳定时间

- ◆ 建议预热时间：5 分钟
- ◆ 电源要求：
 - ◇ +3.3V、+5 V 、+12V、-12V
 - ◇ ATX 电源 、AT 电源
 - ◇ 长期稳定性：6ppm/1000 小时

1.3.6 物理特征

- ◆ 产品尺寸：
 - ◇ 高度 3U (157mm)，宽：426mm (18+3 槽)，厚度 3.2mm
- ◆ 信号连接器：
 - 24P 电源插头 ；
 - 8P 辅助电源插头；
 - 4P 辅助电源插头；
 - SMA 母座；
 - 5P 1.25mm 间距单排针座；
 - 8P 2.0mm 间距双排针座；
 - 3P 2.0mm 间距单排针座；
 - 2P 2.54mm 间距单排针；
 - 3P 2.54mm 间距单排针座；

1.3.7 产品功耗 (典型值)

- ◇ +3.3VDC 800m A
- ◇ +5VDC 100mA

1.3.8 工作环境

- ◇ 温度范围：-20 to 70 ℃

- ◇ 相对湿度: 10% to 90% 无凝结

1.3.9 存储环境

- ◇ 温度范围: -40 to 80 ℃
- ◇ 相对湿度: 5% to 95% 无凝结

1.4 软件支持

国控精仪提供了通用产品的软件驱动包，用户可以在多种基于 windows 的应用软件下建立工程，通过我们提供的驱动程序（DLL）控制相应的硬件设备。用户可以通过我们免费提供的演示程序，了解产品的驱动函数接口和软件控制方法。

所有的软件内容均收录在国控精仪提供的光盘当中。该产品属于即插即用背板，无需单独配套软件，但背板的时钟逻辑可以支持用户客户定制化需求，实现客户自定义的时钟配置。

2 设备安装

本章介绍如何进行背板产品的安装。

2.1 产品开箱

本产品包装箱内包括：

- ◆ PXIe-3318-H 背板产品；
- ◆ 合格证及保修卡

如果您的产品包装中缺少上述内容，请及时联系给您服务的经销商，部分内容可以向公司总部索取。

PXIe-3318-H 产品使用了部分对静电敏感的元器件，请不要直接用手触碰产品上的 IC 元器件，应佩戴接地良好防静电腕带，通过产品挡片或线路板边缘拿放产品，产品取出后应放置在防静电桌垫之上。

将产品装入机箱时，请注意查看机箱对应槽位及螺丝孔位，客户可参考 PXIe 规范，我方产品严格按照规范之定义，设计背板尺寸、固定孔位等。当插入有很大阻力时，切勿用力盲目插入！

2.2 背板正视图

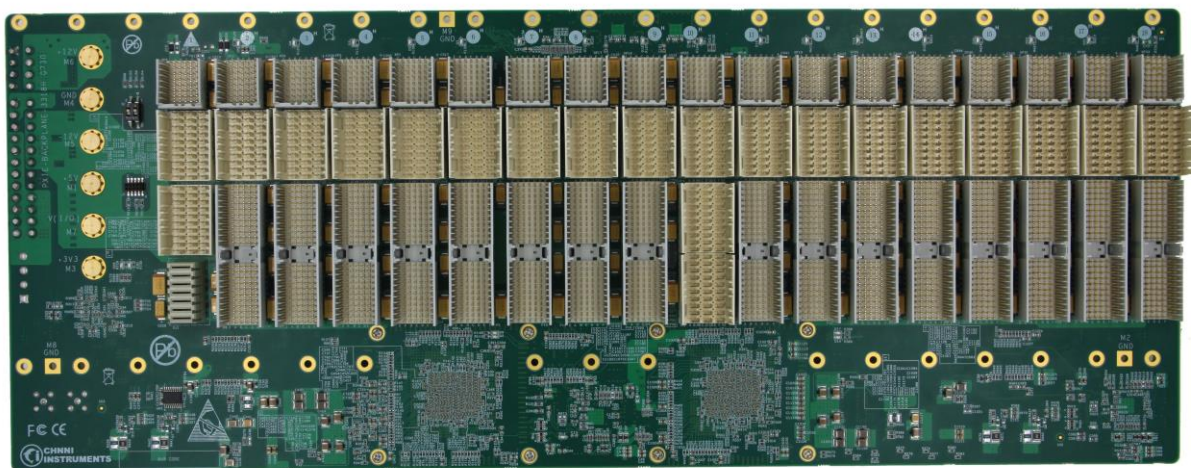


图 2-1 PXIe3318 背板正视图

2.3 背板后视图

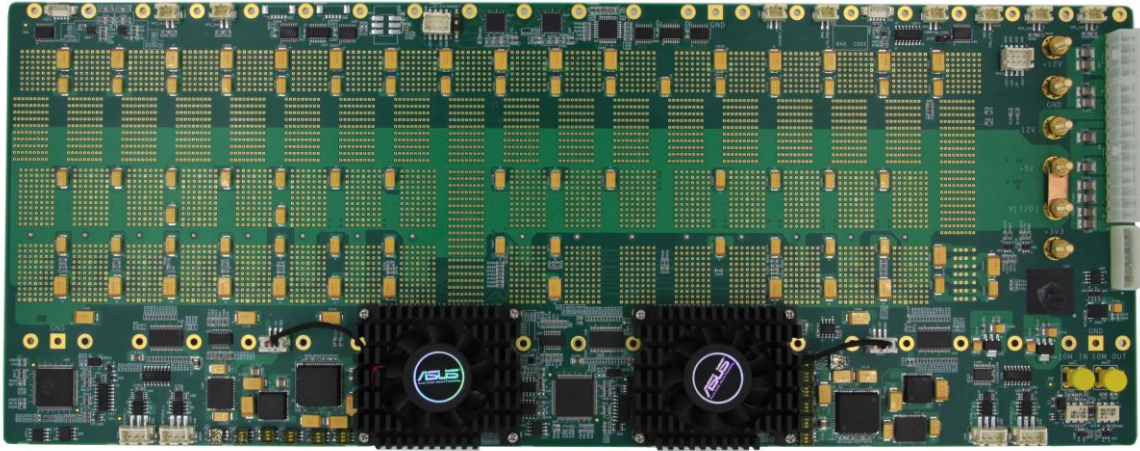


图 2-2 PXIe3318H 背板后视图

2.4 背板尺寸图

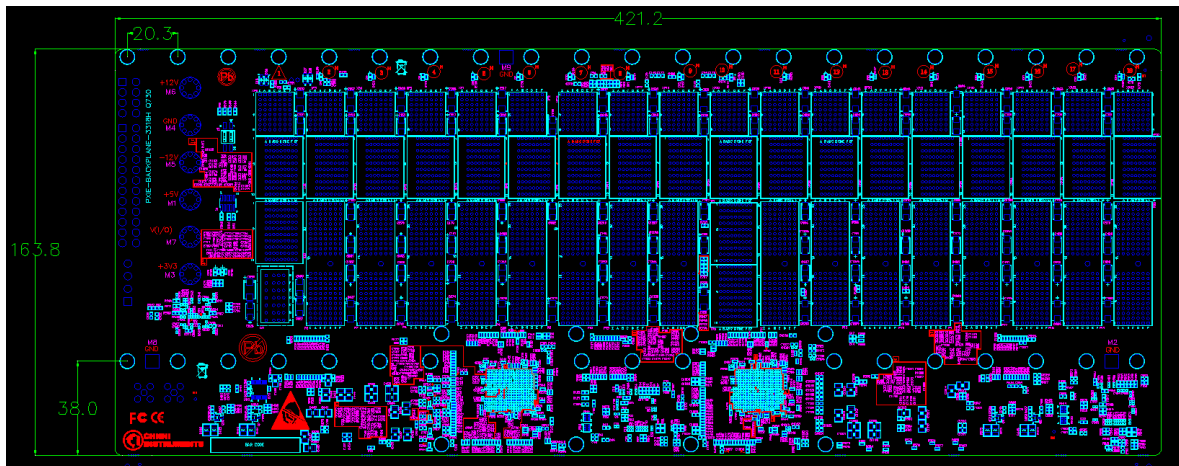
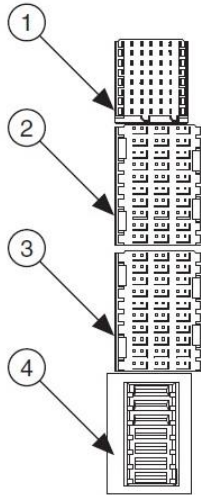


图 2-3 背板尺寸图

3 槽位定义连接说明

3.1 系统槽位定义说明（背板第 1 槽位）

PXI Express System Controller Slot Layout



- | | | | |
|---|---------------|---|---------------|
| 1 | XP4 Connector | 3 | XP2 Connector |
| 2 | XP3 Connector | 4 | XP1 Connector |

图 3-1 背板系统槽位示意图

Pin	Z	A	B	C	D	E	F			
1	GND	GA4	GA3	GA2	GA1	GA0	GND	XP4/ XJ4 Connector		
2	GND	5Vaux	GND	SYSEN#	WAKE#	ALERT#	GND			
3	GND	RSV	RSV	RSV	RSV	RSV	GND			
4	GND	RSV	RSV	RSV	RSV	RSV	GND			
5	GND	PXI TRIG3	PXI TRIG4	PXI TRIG5	GND	PXI TRIG6	GND			
6	GND	PXI TRIG2	GND	RSV	PXI STAR	PXI CLK10	GND			
7	GND	PXI TRIG1	PXI TRIG0	RSV	GND	PXI TRIG7	GND			
8	GND	RSV	GND	RSV	RSV	PXI LBR6	GND			
Pin	A	B	ab	C	D	cd	E	F	ef	XP3 / XJ3 Connector
1	RSV	RSV	GND	RSV	RSV	GND	RSV	RSV	GND	
2	RSV	RSV	GND	PWR OK	PS ON#	GND	LINKCAP	PWRBTN#	GND	
3	SMBDAT	SMBCLK	GND	4RefClk+	4RefClk-	GND	2RefClk+	2RefClk-	GND	
4	RSV	PERST#	GND	3RefClk+	3RefClk-	GND	1RefClk+	1RefClk-	GND	
5	1PETp0	1PETn0	GND	1PERp0	1PERn0	GND	1PETp1	1PETn1	GND	
6	1PETp2	1PETn2	GND	1PERp2	1PERn2	GND	1PETp1	1PETn1	GND	
7	1PETp3	1PETn3	GND	1PERp3	1PERn3	GND	2PETp0	2PETn0	GND	
8	2PETp1	2PETn1	GND	2PERp1	2PERn1	GND	2PETp0	2PERn0	GND	
9	2PETp2	2PETn2	GND	2PERp2	2PERn2	GND	2PETp3	2PETn3	GND	
10	3PETp0	3PETn0	GND	3PERp0	3PERn0	GND	2PERp3	2PERn3	GND	
Pin	A	B	ab	C	D	cd	E	F	ef	XP2 / XJ2 Connector
1	3PETp1	3PETn1	GND	3PERp1	3PERn1	GND	3PETp2	3PETn2	GND	
2	3PETp3	3PETn3	GND	3PERp3	3PERn3	GND	3PERp2	3PERn2	GND	
3	4PETp0	4PETn0	GND	4PERp0	4PERn0	GND	4PETp1	4PETn1	GND	
4	4PETp2	4PETn2	GND	4PERp2	4PERn2	GND	4PERp1	4PERn1	GND	
5	4PETp3	4PETn3	GND	4PERp3	4PERn3	GND	RSV	RSV	GND	
6	RSV	RSV	GND	RSV	RSV	GND	RSV	RSV	GND	
7	RSV	RSV	GND	RSV	RSV	GND	RSV	RSV	GND	
8	RSV	RSV	GND	RSV	RSV	GND	RSV	RSV	GND	
9	RSV	RSV	GND	RSV	RSV	GND	RSV	RSV	GND	
10	RSV	RSV	GND	RSV	RSV	GND	RSV	RSV	GND	
Pin	XP1 / XJ1 Connector									
G	GND									
F	12V									
E	12V									
D	GND									
C	5V									
B	3.3V									
A	GND									

表 3-1 系统槽位引脚定义

3.2 系统时钟槽位定义(背板第 10 号槽位)

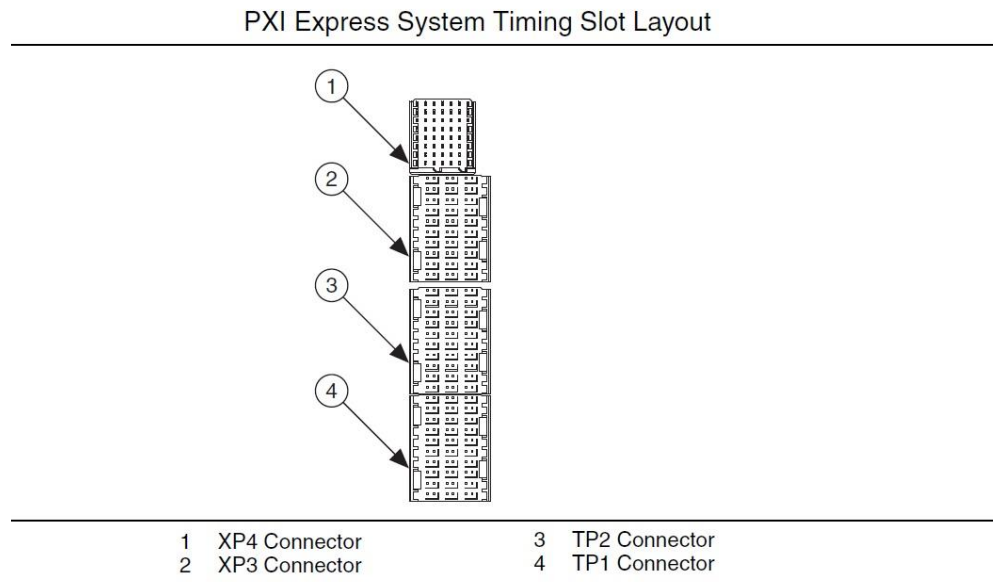


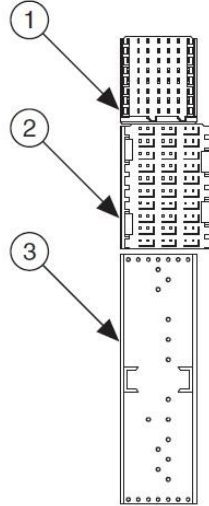
图 3-2 背板时钟槽位示意图

Pin	Z	A	B	C	D	E	F			
1	GND	GA4	GA3	GA2	GA1	GA0	GND	XP4/XJ4 Connector		
2	GND	5Vaux	GND	SYSEN#	WAKE#	ALERT#	GND			
3	GND	12V	12V	GND	GND	GND	GND			
4	GND	GND	GND	3.3V	3.3V	3.3V	GND			
5	GND	PXI_TRIG3	PXI_TRIG4	PXI_TRIG5	GND	PXI_TRIG6	GND			
6	GND	PXI_TRIG2	GND	ATNLED	PXI_CLK10_IN	PXI_CLK10	GND			
7	GND	PXI_TRIG1	PXI_TRIG0	ATNSW#	GND	PXI_TRIG7	GND			
8	GND	PXle_SYNC_CTRL	GND	RSV	PXI_LBL6	PXI_LBR6	GND			
Pin	A	B	ab	C	D	cd	E	F	ef	
1	PXle_CLK100+	PXle_CLK100-	GND	PXle_SYNC100+	PXle_SYNC100-	GND	PXle_DSTARC+	PXle_DSTARC-	GND	XP3/XJ3 Connector
2	PRSENT#	PWREN#	GND	PXle_DSTARB+	PXle_DSTARB-	GND	PXle_DSTARA+	PXle_DSTARA-	GND	
3	SMBDAT	SMBCLK	GND	RSV	RSV	GND	RSV	RSV	GND	
4	MPWRGD	PERST#	GND	RSV	RSV	GND	1RefClk+	1RefClk-	GND	
5	1PETp0	1PETn0	GND	1PERp0	1PERn0	GND	1PETp1	1PETn1	GND	
6	1PETp2	1PETn2	GND	1PERp2	1PERn2	GND	1PERp1	1PERn1	GND	
7	1PETp3	1PETn3	GND	1PERp3	1PERn3	GND	1PETp4	1PETn4	GND	
8	1PETp5	1PETn5	GND	1PERp5	1PERn5	GND	1PERp4	1PERn4	GND	
9	1PETp6	1PETn6	GND	1PERp6	1PERn6	GND	1PETp7	1PETn7	GND	
10	RSV	RSV	GND	RSV	RSV	GND	1PERp7	1PERn7	GND	
Pin	A	B	ab	C	D	cd	E	F	ef	
1	PXle_DSTARC0+	PXle_DSTARC0-	GND	PXle_DSTARC8+	PXle_DSTARC8-	GND	PXle_DSTARB8+	PXle_DSTARB8-	GND	TP2/TJ2 Connector
2	PXle_DSTARA0+	PXle_DSTARA0-	GND	PXle_DSTARC9+	PXle_DSTARC9-	GND	PXle_DSTARA8+	PXle_DSTARA8-	GND	
3	PXle_DSTARB0+	PXle_DSTARB0-	GND	PXle_DSTARC1+	PXle_DSTARC1-	GND	PXle_DSTARA9+	PXle_DSTARA9-	GND	
4	PXle_DSTARB1+	PXle_DSTARB1-	GND	PXI_STAR0	PXI_STAR1	GND	PXle_DSTARB9+	PXle_DSTARB9-	GND	
5	PXle_DSTARA1+	PXle_DSTARA1-	GND	PXI_STAR2	PXI_STAR3	GND	PXle_DSTARC10+	PXle_DSTARC10-	GND	
6	PXle_DSTARC2+	PXle_DSTARC2-	GND	PXI_STAR4	PXI_STAR5	GND	PXle_DSTARA10+	PXle_DSTARA10-	GND	
7	PXle_DSTARB2+	PXle_DSTARB2-	GND	PXI_STAR6	PXI_STAR7	GND	PXle_DSTARB10+	PXle_DSTARB10-	GND	
8	PXle_DSTARA2+	PXle_DSTARA2-	GND	PXI_STAR8	PXI_STAR9	GND	PXle_DSTARC11+	PXle_DSTARC11-	GND	
9	PXle_DSTARC3+	PXle_DSTARC3-	GND	PXI_STAR10	PXI_STAR11	GND	PXle_DSTARA11+	PXle_DSTARA11-	GND	
10	PXle_DSTARB3+	PXle_DSTARB3-	GND	PXle_DSTARC16+	PXle_DSTARC16-	GND	PXle_DSTARB11+	PXle_DSTARB11-	GND	
Pin	A	B	ab	C	D	cd	E	F	ef	
1	PXle_DSTARA3+	PXle_DSTARA3-	GND	PXle_DSTARC7+	PXle_DSTARC7-	GND	PXle_DSTARC12+	PXle_DSTARC12-	GND	TP1/TJ1 Connector
2	PXle_DSTARC4+	PXle_DSTARC4-	GND	PXI_STAR12	PXI_STAR13	GND	PXle_DSTARA12+	PXle_DSTARA12-	GND	
3	PXle_DSTARB4+	PXle_DSTARB4-	GND	PXle_DSTARA16+	PXle_DSTARA16-	GND	PXle_DSTARB12+	PXle_DSTARB12-	GND	
4	PXle_DSTARA4+	PXle_DSTARA4-	GND	PXle_DSTARB7+	PXle_DSTARB7-	GND	PXle_DSTARC13+	PXle_DSTARC13-	GND	
5	PXle_DSTARC5+	PXle_DSTARC5-	GND	PXI_STAR14	PXI_STAR15	GND	PXle_DSTARA13+	PXle_DSTARA13-	GND	
6	PXle_DSTARB5+	PXle_DSTARB5-	GND	PXle_DSTARB16+	PXle_DSTARB16-	GND	PXle_DSTARB13+	PXle_DSTARB13-	GND	
7	PXle_DSTARA5+	PXle_DSTARA5-	GND	PXle_DSTARA7+	PXle_DSTARA7-	GND	PXle_DSTARC14+	PXle_DSTARC14-	GND	
8	PXle_DSTARC6+	PXle_DSTARC6-	GND	PXI_STAR16	RSV	GND	PXle_DSTARA14+	PXle_DSTARA14-	GND	
9	PXle_DSTARB6+	PXle_DSTARB6-	GND	PXle_DSTARC15+	PXle_DSTARC15-	GND	PXle_DSTARB14+	PXle_DSTARB14-	GND	
10	PXle_DSTARA6+	PXle_DSTARA6-	GND	PXle_DSTARB15+	PXle_DSTARB15-	GND	PXle_DSTARA15+	PXle_DSTARA15-	GND	

表 3-2 背板时钟槽位针脚定义

3.3 背板混合槽位定义：（背板第 2-9、11-18 槽）

PXI Express System Hybrid Slot Layout



1 XP4 Connector 2 XP3 Connector 3 P1 Connector

图 3-3 背板混合槽位示意图

Pin	Z	A	B	C	D	E	F			
1	GND	GA4	GA3	GA2	GA1	GA0	GND	XP4 / XJ4 Connector		
2	GND	5Vaux	GND	SYSEN#	WAKE#	ALERT#	GND			
3	GND	12V	12V	GND	GND	GND	GND			
4	GND	GND	GND	3.3V	3.3V	3.3V	GND			
5	GND	PXI TRIG3	PXI TRIG4	PXI TRIG5	GND	PXI TRIG6	GND			
6	GND	PXI TRIG2	GND	ATNLED	PXI STAR	PXI CLK10	GND			
7	GND	PXI TRIG1	PXI TRIG0	ATNSW#	GND	PXI TRIG7	GND			
8	GND	RSV	GND	RSV	PXI LBL6	PXI LBR6	GND			
Pin	A	B	ab	C	D	cd	E	F	ef	
1	PXle CLK100+	PXle CLK100-	GND	PXle SYNC100+	PXle SYNC100-	GND	PXle DSTARC+	PXle DSTARC-	GND	XP3 / XJ3 Connector
2	PRSENT#	PWREN#	GND	PXle DSTARB+	PXle DSTARB-	GND	PXle DSTARA+	PXle DSTARA-	GND	
3	SMBDAT	SMBCLK	GND	RSV	RSV	GND	RSV	RSV	GND	
4	MPWRGD	PERST#	GND	RSV	RSV	GND	1RefClk+	1RefClk-	GND	
5	1PETp0	1PETn0	GND	1PERp0	1PERn0	GND	1PETp1	1PETn1	GND	
6	1PETp2	1PETn2	GND	1PERp2	1PERn2	GND	1PERp1	1PERn1	GND	
7	1PETp3	1PETn3	GND	1PERp3	1PERn3	GND	1PETp4	1PETn4	GND	
8	1PETp5	1PETn5	GND	1PERp5	1PERn5	GND	1PERp4	1PERn4	GND	
9	1PETp6	1PETn6	GND	1PERp6	1PERn6	GND	1PETp7	1PETn7	GND	
10	RSV	RSV	GND	RSV	RSV	GND	1PERp7	1PERn7	GND	
Pin	Z	A	B	C	D	E	F			
25	GND	5V	REQ64#	ENUN#	3.3V	5V	GND	P1 / J1 Connector		
24	GND	AD[1]	5V	V(VO)	AD[0]	ACK64#	GND			
23	GND	3.3V	AD[4]	AD[3]	5V	AD[2]	GND			
22	GND	AD[7]	GND	3.3V	AD[6]	AD[5]	GND			
21	GND	3.3V	AD[9]	AD[8]	M66EN	C/BE[0]#	GND			
20	GND	AD[12]	GND	V(VO)	AD[11]	AD[10]	GND			
19	GND	3.3V	AD[15]	AD[14]	GND	AD[13]	GND			
18	GND	SERR#	GND	3.3V	PAR	C/BE[1]#	GND			
17	GND	3.3V	IPMB_SCL	IPMB_SDA	GND	PERR#	GND			
16	GND	DEVSEL#	GND	V(VO)	STOP#	LOCK#	GND			
15	GND	3.3V	FRAME#	IRDY#	BD_SEL#	TRDY#	GND			
12-14	Key Area									
11	GND	AD[18]	AD[17]	AD[16]	GND	C/BE[2]#	GND			
10	GND	AD[21]	GND	3.3V	AD[20]	AD[19]	GND			
9	GND	C/BE[3]#	IDSEL	AD[23]	GND	AD[22]	GND			
8	GND	AD[26]	GND	V(VO)	AD[25]	AD[24]	GND			
7	GND	AD[30]	AD[29]	AD[28]	GND	AD[27]	GND			
6	GND	REQ#	GND	3.3V	CLK	AD[31]	GND			
5	GND	BRSVP1A5	BRSVP1B5	RST#	GND	GNT#	GND			
4	GND	IPMB_PWR	HEALTHY#	V(VO)	INTP	INTS	GND			
3	GND	INTA#	INTB#	INTC#	5V	INTD#	GND			
2	GND	TCK	5V	TMS	TDO	TDI	GND			
1	GND	5V	-12V	TRST#	+12V	5V	GND			

表 3-3 背板混合槽位针脚定义

4 产品注意事项、保修

注意事项

在公司售出的产品包装中，用户将会找到用户光盘、质保卡、合格证和产品板卡。产品质保卡请用户务必妥善保存，当该产品出现问题需要维修时，请用户将产品质保卡同产品一起，寄回本公司，请详细填写质保卡内容，方便我们能尽快的帮您解决问题。在使用产品时，应注意不要用手去触摸产品的 IC 芯片，防止芯片受到静电的危害。

保修

产品自出厂之日起，1 年内保修，具体条款见产品附带的保修卡。